

Technical Document Yosys

Version 0.0.1

Dat Ngo March 17, 2024

Contents

1	Software installation	3
2	Examples	5

List of Figures

1	Visit homepage and download setup file	3
2	Click 추가 정보	3
3	Click "실행"	4
4	Installation complete	4
5	Synthesis result	5

1 Software installation

1. Visit homepage and download the setup file



Figure 1: Visit homepage and download setup file

- ★

 Windows의 PC 보호

 Microsoft Defender SmartScreen에서 인식할 수 없는 앱의 시작을 차단했습니다.

 소가 정보
- 2. Click "추가 정보"

Figure 2: Click 추가 정보

3. Click "실행"



Figure 3: Click "실행"

4. Upon installation complete, "oss-cad-suite" folder is created

	ga_design > tools > ↑↓ 정말 -	기 ~ 유형 파일 뿐이 파일 뿐이	tools 검색 크기	□ 세부 정보
*# ± ± ± ? X C	1< 정철 - 보	기 ~ 유형 파일 불미 파일 불미	371	□ 세부 정보
4/4 E (2) 2 () <	1 정점 ∽ 분 보 수정한 날짜 2024-03-17 오프 4:18 2024-03-17 오전 10:55 2024-03-17 오픈 3:28	기 ~ ···· 유형 파일 물미 파일 물미	37J	□ 세부 정보
Image: Section 1 Image: Section 2 Image: Section 2<	수정한 날파 2024-03-17 오후 4:18 2024-03-17 오전 10:55 2024-03-17 오후 3:28	유형 파일 중디 파일 중디	크기	
2 (24) 2 (27) • OraContent - (24)-bits	2024-03-17 오후 4:18 2024-03-17 오전 10:55 2024-03-17 오후 3:28	파일 중미 파일 중미		
Orachite Image: Constraints Image: Set (Constraints) Image: Constraints Im	2024-03-17 오전 10.55 2024-03-17 오후 3:28	파일 물더		
■ HS XIC ● Persentation ■ HS XIC ● Persentation ● L TREELE ● Provide-readthedocs-to-youy-en-latest ■ HA ● ■ HA ● ● HA ● ● HA ●	2024-03-17 오후 3:28			
비원 의원 () () () () () () () () () () () () ()		응용 프로그럼	271,949KB	
단 만응표도	2024-03-17 오후 3:19	한PDF 문서	770KB	
· · · · · · · · · · · · · · · · · · ·	2024-03-17 오후 3:28	한PDF 문서	1,308KB	
■ 사진 ≠ De 용약 ≠				
B #91 *				
• • • • • • • • • • • • • • • • • •				
2 동영상 💉				
📮 UL PC				
🖳 로컬 디스크 (C)				
토철 디스크 (D:)				
🕳 로컬 디스크 (E)				
- New Volume (F:)				
New Volume (F.)				
_ 토철 디스크 (E)				
늘 네트워크				
5 A				

Figure 4: Installation complete

2 Examples

- 1. Download the example from link
- 2. Decompress the downloaded "op_sharing_ex1.zip"
- 3. Open "Windows PowerShell"
- 4. Browse the "op_sharing_ex1\synth" folder
- 5. Execute the following commands
 - path_to_oss_cad_suite\environment.bat
 - path_to_oss_cad_suite\start.bat
- 6. Type "yosys synth.ys" to view to synthesis result

🔎 Windows PowerShell X + 🗸								
ABC: + &put ABC: + write_blif <abc-temp-dir>/output.blif</abc-temp-dir>								
5.1.2. Re-integrating ABC results. ABC RESULTS: NOT cells: 13 ABC RESULTS: NOR cells: 26 ABC RESULTS: NAND cells: 35 ABC RESULTS: internal signals: 23 ABC RESULTS: input signals: 17								
ABC RESULIS: OUTput signals: 5 Removing temp directory.								
6. Executing OPT_CLEAN pass (remove unused cells and wires). Finding unused cells or wires in module \op.sharing_exlb Removed 0 unused cells and 45 unused wires. <suppressed -1="" debug="" messages=""></suppressed>								
7. Printing statistics.								
=== op_sharing_exlb ===								
Number of wires: 77 Number of wire bits: 96 Number of public wires: 8 Number of memorys: 9 Number of memorysits: 0 Number of cells: 74 Number of cells: 74 Number of cells: 26 NOT 13								
Chip area for module '\op_sharing_ex1b': 283.000000 of which used for sequential elements: 0.000000 (0.00%)								
End of script. Logfile hash: 1840e70dc0 Yosys 0.39+4 (git shal 3231clcd9, x86_64-m64-mingm32-g++ 13.2.1 -Os) Time spent: 2% 15x opt_expr (0 sec), 2% 15x opt_clean (0 sec),								
[OSS CAD Suite] D:\Lectures\fpga_design\examples\lec_3\op_sharing_ex1\synth>								

Figure 5: Synthesis result